

Buck-Forward-Flyback Power Factor Correction Converter with Low Total Harmonic Distortion

Masoud Ghazali¹, Ehsan Adib²

¹ PhD Candidate, Isfahan University of Technology, Isfahan, Iran

² Associate Professor, Isfahan University of Technology, Isfahan, Iran

Abstract:

In this paper, a new single-stage power factor correction (PFC) converter is presented. In the input stage of this structure, a buck converter is used to correct the power factor. So, the voltage stress of bulk capacitor reduced, and one of the main problems in the single stage PFC converters is solved. Moreover, by employing a compensator circuit, the input current dead angle which is the main drawback of the existing buck type PFCs is obviated, thus the total harmonic distortion is very low. In converters with buck PFC, input current dead angle results in high THD. In the proposed converter, using an inductor coupled with the main transformer, this problem is solved. A part of input power is transmitted directly to the output that helps to improve efficiency. The proposed converter is analyzed and the validity of the proposed solution is proven in the form of theoretical analysis, simulation and practical results.

Keywords: Power Factor Correction, Single-stage PFCs, Buck Converter.

مبدل اصلاح ضریب توان باک و فوروارد - فلای بک با اعوجاج هارمونیک پایین

مسعود غزلی^۱، احسان ادیب^{۲*}

۱- دانشجوی دکتری، دانشکده مهندسی برق و کامپیوتر، دانشگاه صنعتی اصفهان، اصفهان، ایران

masoudgh00@gmail.com

۲- دانشیار، دانشکده مهندسی برق و کامپیوتر، دانشگاه صنعتی اصفهان، اصفهان، ایران

e.adib@cc.iut.ac.ir

چکیده: در این مقاله یک مبدل اصلاح ضریب توان تک مرحله‌ای جدید ارائه می‌شود. در طبقه ورودی این ساختار، از مبدل باک برای اصلاح ضریب توان استفاده می‌شود؛ در نتیجه، مشکل استرس ولتاژ خازن ذخیره‌ساز انرژی، یکی از مشکلات مبدل‌های اصلاح ضریب توان تک مرحله‌ای، در این مبدل برطرف شده است. این مدار، علاوه بر داشتن مزیت استرس ولتاژ پایین روی خازن ذخیره‌ساز انرژی، مشکل اعوجاج گذر از صفر نیز ندارد و اعوجاج هارمونیک جریان ورودی بسیار پایین است. اعوجاج هارمونیک بالا در اثر زاویه مرده گذر از صفر در ساختارهای مبتنی بر مبدل اصلاح ضریب توان باک ایجاد می‌شود که در این ساختار پیشنهادی با سیم پیچ کمکی فوروارد حذف شده است. همچنین، قسمتی از توان ورودی به صورت مستقیم به خروجی ارسال شده است که بهبود راندمان را سبب می‌شود. مبدل پیشنهادی تحلیل شده و درستی راهکار پیشنهادی در قالب تحلیل‌های نظری و نتایج شبیه‌سازی و عملی اثبات شده است.

واژه‌های کلیدی: اصلاح ضریب توان، مبدل‌های اصلاح ضریب توان تک مرحله، مبدل باک

۱- مقدمه

خراب شدن شکل موج ولتاژ و تحریک اشتباه رله‌های حفاظتی در شبکه دارد. در گذشته این مشکل کمتر خود را نشان می‌داد؛ زیرا بیشتر بارهای متصل به شبکه، اهمی یا سلفی بودند که باعث می‌شدند در بدترین حالت، مشکل هم‌فاز نبودن جریان و ولتاژ وجود داشته باشد که در نهایت، این مشکل با به‌کارگیری خازن رفع می‌شد. به منظور محدود کردن هارمونیک‌های ناخواسته کشیده شده از شبکه، استانداردهایی تدوین شده‌اند که تولیدکنندگان تجهیزات الکتریکی را ملزم می‌کند میزان هارمونیک‌های نامطلوب دریافتی از شبکه را محدود کنند. هرچه جریان گرفته شده از شبکه از نظر شکل و فاز به ولتاژ آن بیشتر شبیه باشد، طبیعتاً استانداردهای بیشتری را برآورده می‌کند و هرچه توان دریافتی از شبکه بیشتر باشد، اثر هارمونیک‌های ناخواسته بیشتر می‌شود؛ بنابراین، با افزایش توان دریافتی، استانداردها

امروزه با استفاده روزافزون از تجهیزات الکتریکی، جریان غیر سینوسی به شبکه تحمیل می‌شود که برای شبکه نامطلوب است. شارژ شدن خازن یکسوساز با پل دیودی قبل از آن، تنها در لحظات پیک برق شهر صورت گرفته است و موجب می‌شود جریانی سوزنی شکل و با دامنه زیاد از شبکه کشیده شود. کشیده شدن چنین جریانی، معایبی نظیر افزایش تلفات شبکه، به اشباع بردن ترانسفورمرهای شبکه،

^۱ تاریخ ارسال مقاله: ۱۳۹۷/۱۱/۱۳

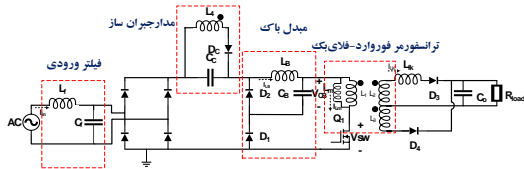
تاریخ پذیرش مقاله: ۱۳۹۸/۰۵/۱۳

نام نویسنده مسئول: احسان ادیب

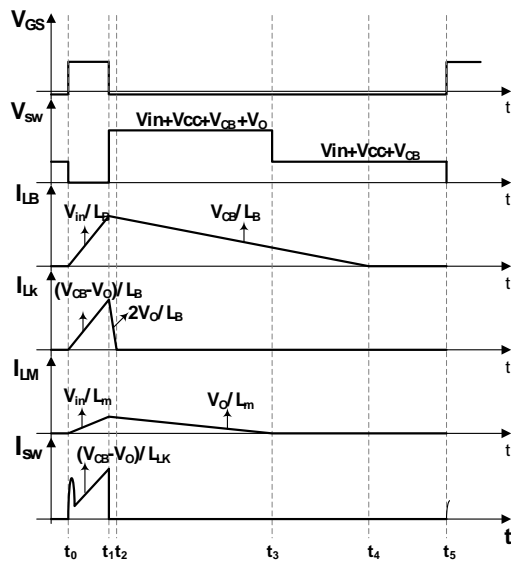
نشانی نویسنده مسئول: ایران - اصفهان - دانشگاه صنعتی اصفهان - دانشکده مهندسی برق و کامپیوتر

مبدل اصلاح ضریب توان باک و فوروارد - فلائی بک با اعوجاج هارمونیک پایین

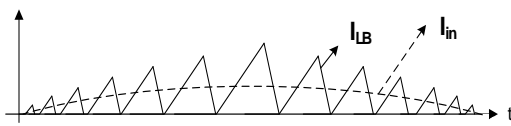
همچنین، مجزاسازی^۲ ولتاژ خروجی در این ساختار وجود ندارد که یکی از معایب این ساختار به حساب می آید. در [۲] هر دو مبدل اصلاح ضریب توان و ولتاژ مستقیم باک بوست اند و مدار ارائه شده برای کاربرد چراغ LED معرفی شده است.



شکل (۱): شماتیک مبدل پیشنهادی



شکل (۲): شکل موج های مهم مبدل پیشنهادی در یک دوره تناوب کلیدزنی



شکل (۳): شکل موج جریان سلف LB مبدل و جریان ورودی در یک دوره تناوب برق شهر

از مزایای این ساختار این است که به دلیل استفاده از مبدل باک بوست، مشکل اعوجاج گذر از صفر وجود ندارد؛ اما خاموش و روشن شدن دیودها به صورت سخت انجام می شود؛ بنابراین، تلفات کلیدزنی چشمگیر است. نکته دیگر اینکه مشابه ساختار قبلی، مجزاسازی ولتاژ خروجی در این

سختگیرانه تر می شوند. همچنین، پارامترهایی نظیر ضریب توان یا THD تعریف می شوند که مقادیر آنها معیاری برای سنجش برآوردن استانداردهای مختلف در نظر گرفته می شوند.

با توجه به استانداردهای اصلاح ضریب توان، طراحان برای رسیدن به این استانداردها ملزم به استفاده از مدارهای اصلاح ضریب توان در وسایل الکترونیک قدرت اند. مبدل اصلاح ضریب توان در ورودی بعد از پل دیودی قرار گرفته است و وظیفه شکل دادن به جریان ورودی را به عهده دارد؛ اما همچنان به دلیل سینوسی شکل بودن جریان و ولتاژ ورودی، نوسانات^۱ صد هرتز در خروجی آن وجود دارد. بنابراین، یک مبدل دیگر بعد از مبدل اصلاح ضریب توان برای تنظیم کردن ولتاژ خروجی قرار می دهند. ساختار بیان شده به ساختار دو مرحله ای معروف است که در توان های پایین، بهینه و به صرفه نیست؛ بنابراین، برای توان های پایین معمولاً این دو مبدل ادغام می شوند که به ساختار تک مرحله ای معروف اند. به دلیل ادغام دو مبدل، در این ساختار این امکان وجود دارد که تمام توان پردازشی فقط با یک کلید کنترل شود؛ اما همین امر باعث شده است این ساختار برای توان های پایین استفاده شود. بنابراین، در توان های پایین، مناسب ترین گزینه استفاده از چنین ساختاری است؛ زیرا از نظر تعداد المان و نیز حجم مدار کنترل بهینه است. از آنجا که در این نوع ساختار معمولاً یک سوئیچ استفاده می شود، باید مبدل اول که نقش مبدل اصلاح ضریب توان را به عهده دارد، خاصیت اصلاح ضریب توان را به صورت ذاتی داشته باشد تا مدار کنترل مجزایی برای شکل دادن به جریان ورودی نیاز نداشته باشد. اثبات می شود اگر مبدلها در حالت جریان گسسته عمل کنند، پیک جریان ورودی متناسب با ولتاژ ورودی آنها (سینوسی) است؛ بنابراین، به صورت ذاتی عملیات شکل دهی به جریان ورودی و اصلاح ضریب توان صورت می گیرد.

در [۱] مبدل باک بوست در نقش مبدل اصلاح ضریب توان با مبدل باک در نقش مبدل ولتاژ مستقیم ادغام شده که تغییر وضعیت دیودها نرم است؛ اما از دو کلید استفاده شده و حجم مدار کنترل بالا رفته است؛ بنابراین، برای توان های پایین، از نظر قیمت و حجم بهینه نیست.

دارد که افزایش تلفات را سبب شده است. همچنین، به دلیل اینکه مبدل ورودی (بوست) افزایشده است، استرس ولتاژ روی خازن C_B بالاست. در [۸] مبدل سبک در نقش PFC با فلائی‌بک در نقش مبدل ولتاژ مستقیم ادغام شده‌اند که با وجود مزایایی نظیر نداشتن اعوجاج گذر از صفر، تعداد المان‌های مغناطیسی به نسبت زیادی دارد که حجم مدار را افزایش می‌دهد.

۲- مبدل پیشنهادی

این ساختار از ادغام مبدل باک در نقش مبدل اصلاح ضریب توان با مبدل فرورواردر در نقش مبدل ولتاژ مستقیم به وجود آمده است. مهم‌ترین عیب مبدل باک، داشتن اعوجاج گذر از صفر است که در قسمت بعد بیشتر توضیح داده شده است؛ با این حال، مزیت عمده آن، پایین بودن ولتاژ خازن C_B به دلیل کاهنده بودن مبدل ورودی است و می‌توان از یک خازن ولتاژ پایین به عنوان خازن C_B استفاده کرد؛ در حالی که در مدارهایی که ورودی آنها از مبدل بوست استفاده شده است، بیشتر به دلیل ولتاژ بالا بودن خروجی قسمت مبدل اصلاح ضریب توان باید از چند خازن سری یا خازن ولتاژ بالا استفاده کرد. همچنین، ولتاژ پایین خازن C_B این اجازه را می‌دهد که بتوان از ترانسفورمر مبدل ثانویه با وظیفه تنظیم ولتاژ، فقط در نقش ایجاد مجزاسازی ولتاژ خروجی استفاده کرد و خاصیت کاهندگی یا افزایشدهی نداشته باشد؛ یعنی نسبت تعداد دور در ورودی و خروجی‌ها نزدیک به یک‌به‌یک بوده است و سلف نشتی به کمترین مقدار خود می‌رسد که عملکرد مبدل را بهینه می‌کند. علاوه بر آن، طراحی ترانسفورمر به علت استرس ولتاژ پایین ساده می‌شود؛ بنابراین، هدف این مقاله ارائه ساختاری است که مزایای مبدل باک را داشته باشد و در عین حال، معایب آن رفع شده باشد. توضیحات بیشتر چگونگی رسیدن به این هدف در قسمت بعد آمده است. ساختار این مبدل در شکل (۱) آمده است. مطابق شکل، در ورودی مبدل از یک مدار کمکی استفاده شده است که وظیفه برطرف‌سازی مشکل اعوجاج گذر از صفر را دارد.

در ادامه، شکل موج‌های مهم مبدل در یک دوره کلیدزنی در شکل (۲) آورده شده‌اند. همچنین، جریان سلف

ساختار وجود ندارد. در [۳] دو مبدل باک با یکدیگر ادغام شده‌اند. به دلیل اینکه مبدل باک کاهنده است، استرس ولتاژ روی خازن ذخیره‌ساز انرژی C_B پایین است. همچنین، تغییر وضعیت دیودها در جریان صفر صورت می‌گیرد؛ با این حال، علاوه بر نداشتن مجزاسازی ولتاژ خروجی، با توجه به اینکه مبدل اصلاح ضریب توان از جنس باک است، مشکل اعوجاج گذر از صفر دارد. در [۴] برای داشتن کلیدزنی نرم از مدار برشگر ولتاژ استفاده شده است؛ بنابراین، کلیدزنی نرم دارد. همچنین، انرژی سلف نشتی در رزونانس، جذب خازن خروجی می‌شود؛ اما علاوه بر داشتن اعوجاج گذر از صفر، دو کلید دارد و مشابه مدار قبلی از نظر حجم و قیمت برای توان‌های پایین مناسب نیست. در [۵] مبدل باک در نقش مبدل اصلاح ضریب توان با مبدل فلائی‌بک در نقش مبدل ولتاژ مستقیم ادغام شده است. ساختار این مدار به گونه‌ای است که جریان کلید در هر لحظه برابر یکی از مبدل‌هاست. در این مدار نیز مشابه مدار ارائه شده در [۴]، اعوجاج گذر از صفر وجود دارد و به دلیل ذخیره شدن انرژی در ترانسفورمر فلائی‌بک، حجم ترانسفورمر بزرگ‌تر شده است. نکته دیگر، برای ذخیره انرژی بیشتر در آن عموماً فاصله هوایی بین هسته، زیاد در نظر گرفته شده است که افزایش سلف نشتی آن را سبب می‌شود. در [۶] مبدل بوست در نقش مبدل اصلاح ضریب توان با مبدل فلائی‌بک در نقش مبدل ولتاژ مستقیم ترکیب شده است. از مزایای این مدار این است که قسمتی از توان مدار به صورت مستقیم به خروجی انتقال یافته که بهبود راندمان را سبب شده است و همچنین، روشن شدن کلید در ولتاژ کمی صورت می‌گیرد. با وجود اینکه مبدل ورودی بوست است، در این ساختار نیز مشکل اعوجاج گذر از صفر وجود دارد. نکته دیگر اینکه این ساختار مشابه مدار قبلی، معایب ترانسفورمر فلائی‌بک را دارد. در [۷] نیز مشابه [۶] دو مبدل بوست و فلائی‌بک ادغام شده‌اند. از ویژگی‌های مثبت این مبدل این است که قسمتی از توان ورودی به صورت مستقیم به خروجی رفته است. اسنابر اضافه شده نیز باعث می‌شود ولتاژ کلید را کلمپ و انرژی سلف نشتی را بازیافت کند؛ با این حال، افزودن اسنابر باعث پیچیده تر شدن مدار شده است. یک جریان هرزگردی وجود

(C_O) و خازن خروجی قسمت مبدل باک (C_B) به اندازه کافی بزرگ‌اند که بعد از رسیدن به حالت پایدار، تغییر ولتاژ آنها تقریباً ناچیز است.

وضعیت اول (t₀ - t₁):

این وضعیت با روشن شدن کلید آغاز می‌شود. در این وضعیت، کلید اتصال کوتاه شده و ولتاژ خازن C_B دو سر سلف L₁ و L_m ترانسفورمر و دیود D₁ قرار گرفته است و آن را روشن می‌کند. با روشن شدن دیود، خازن C_B جریان را به سلف L₁ تزریق می‌کند که قسمتی از این جریان به خروجی رفته است و خازن خروجی (C_O) را از طریق دیود D₃ و سلف نشستی ترانسفورمر (L_{lk}) شارژ می‌کند. همچنین، با توجه به سرنقطه‌دار سلف‌های ترانسفورمر، ولتاژ القاشده در دو سر سلف L₄ ترانسفورمر، دیود D_C بایاس مستقیم‌شده و قسمتی از جریان واردشده به L₁ باعث شارژ شدن خازن C_C از طریق سلف L₄ می‌شود. شارژ شدن خازن C_C به صورت رزونانس با سلف نشستی L₄ صورت می‌گیرد که این رزونانس در شکل موج عملی و نیز در شکل موج تئوری نشان داده شده است. در حقیقت، اختلاف جریان L₁ و L_{lk} وارد خازن C_C می‌شود. همچنین، جریان در سلف L_m ترانسفورمر توسط خازن C_B با شیب خطی افزایش می‌یابد. ولتاژ دو سر C_C نیز ولتاژ C_B را خنثی می‌کند و سلف باک L_B با ولتاژ ورودی شارژ می‌شود. مدار معادل وضعیت اول در شکل (۴) آمده است.

وضعیت دوم (t₁ - t₂):

هنگامی که کلید خاموش می‌شود، جریان سلف L_B باعث روشن شدن D₂ و از طریق آن، در خازن C_B تخلیه می‌شود. همچنین، در این وضعیت سلف مغناطیس‌کنندگی ترانسفورمر، یعنی L_m، می‌خواهد به جریان خود ادامه دهد؛ بنابراین، ولتاژ آن معکوس می‌شود و در آن جهت بالا می‌رود تا اینکه به رسیدن به ولتاژ خازن C_O کلمپ شود. در حقیقت، ولتاژ دو سر سلف L₃ ترانسفورمر باعث روشن شدن دیود D₄ و کلمپ شدن ولتاژ سلف L_m می‌شود؛ بنابراین، L_m از طریق ارتباط مغناطیسی بین L₁ و L₃ ترانسفورمر در خازن C_O تخلیه می‌شود و جریان آن کاهش می‌یابد. نکته دیگر، با فرار گرفتن ولتاژ خازن C_O به صورت معکوس روی L₃، به دلیل یک‌به‌یک بودن نسبت دور

L_B و جریان ورودی (جریان سلف L_f) در طول نیمی از یک دوره تناوب برق شهر در شکل (۳) رسم شده‌اند.

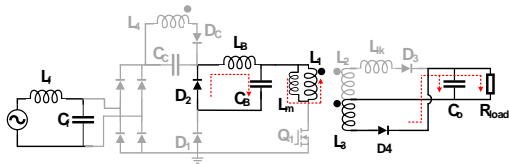
۲-۱- اجزای مبدل پیشنهادی

به دلیل اینکه مبدل PFC ورودی جریان گسسته است، باید در ورودی مدار فیلتر LC استفاده شود. بعد از آن، پل دیودی قرار داده شده است که وظیفه یکسوسازی را به عهده دارد. در کنار پل دیودی، یک خازن بسیار کوچک نیز برای حذف نوسانات به صورت موازی قرار داده شده است. در قسمت بعد از آن، مدار جبران‌ساز قرار داده شده است. علت استفاده از این مدار این است که مبدل باک در حالتی می‌تواند کار کند که ولتاژ ورودی بیشتر از خروجی باشد؛ اما در عمل ولتاژ ورودی مبدل باک سینوسی یکسوشده با فرکانس ۱۰۰ هرتز است؛ بنابراین، لحظاتی وجود دارند که ولتاژ ورودی مبدل باک یا همان خروجی یکسوساز از ولتاژ خروجی آن کمتر باشد. حال برای رفع این مشکل و استفاده از مزایای مبدل باک به عنوان مبدل اصلاح ضریب توان، از مدار جبران‌ساز استفاده شده است. این مدار شامل یک سلف، یک دیود و یک خازن است که یک منبع ولتاژ سری ایجاد می‌کند. سلف مدار به صورت مجزا نیست و در حقیقت یکی از خروجی‌های ترانسفورمر مبدل است. منبع ولتاژ سری در لحظات روشن بودن کلید، ولتاژی معادل ولتاژ خروجی می‌سازد که باعث می‌شود، با توجه به پلاریته‌اش، جمع ولتاژ خروجی و ولتاژ مدار جبران‌ساز به‌طور تقریبی صفر شود؛ در نتیجه، در ولتاژهای ورودی کمتر از ولتاژ خروجی، جریان ورودی مقداری غیر از صفر است. بعد از آن، سلف و خازن خروجی مبدل باک وجود دارند که خازن خروجی مبدل باک در حقیقت، خازن C_B مدار و منبع ولتاژ ورودی مبدل فوروارد است. در قسمت آخر نیز ترانسفورمر مبدل فوروارد و خازن خروجی و بار به ترتیب قرار گرفته‌اند.

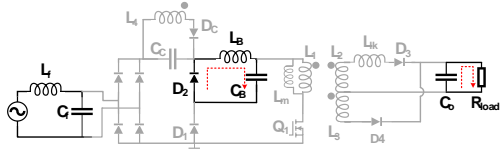
۲-۲- وضعیت‌های عملکرد مدار

پیش از بررسی حالت‌های مختلف عملکرد، گفتنی است در تحلیل‌ها المان‌ها ایدئال در نظر گرفته شده‌اند و از افت ولتاژ دیودها در هنگام روشن شدن صرف‌نظر شده است. پیش از تحلیل، فرض می‌شود خازن‌های خروجی مدار

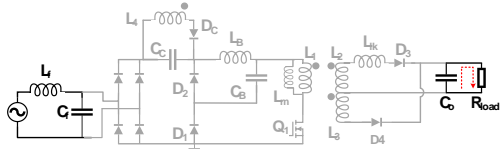
شکل (۵): مدار معادل مبدل پیشنهادی در وضعیت دوم



شکل (۶): مدار معادل مبدل پیشنهادی در وضعیت سوم



شکل (۷): مدار معادل مبدل پیشنهادی در وضعیت چهارم



شکل (۸): مدار معادل مبدل پیشنهادی در وضعیت پنجم

۳- نحوه طراحی و نتایج شبیه سازی

فرض بر این است که در خروجی توان متوسط ۵۰ وات برای بار نیاز است. توان ورودی، شکلی متناسب با مجذور سینوسی و دامنه ۱۰۰ وات خواهد داشت تا متوسط آن ۵۰ وات شود. همچنین، ولتاژ خازن خروجی مبدل باک تقریباً برابر ۶۵ ولت و ضریب وظیفه کلید ۱۰٪ در نظر گرفته شده است. علت انتخاب این سطح ولتاژ برای خازن C_B این است که بتوان ترانسفورمر مبدل فروروار را با نسبت یک‌به‌یک و حداقل سلف نشتی پیاده‌سازی کرد. نکته دیگر اینکه ولتاژ ورودی در حالت ماکزیمم برابر ۳۱۰ ولت و فرکانس کاری برابر ۱۰۰ کیلوهرتز است. در هنگام وصل بودن کلید، به دلیل نسبت دور یک‌به‌یک بین دو سر L_1 و L_2 ترانسفورمر، ولتاژهای دو خازن C_C و C_B برابرند؛ در نتیجه، با نوشتن KVL بین المان‌های دیود D_1 ، خازن C_C ، سلف L_B ، خازن C_C و پل دیودی، می‌توان نتیجه گرفت ولتاژ دو سر سلف L_B برابر با ولتاژ ورودی یک‌سوسه شده بعد از پل دیودی است. بنابراین، با توجه به اینکه مدت زمان روشن بودن کلید برابر DT است، مقدار ماکزیمم جریان سلف L_B از رابطه زیر به دست می‌آید:

ترانسفورمر، همین ولتاژ روی L_2 القا می‌شود و در مجموع، ولتاژی معادل دو برابر ولتاژ خازن C_O به صورت معکوس دو سر سلف L_{lk} قرار می‌گیرد و کاهش شدید جریان آن را سبب می‌شود. این وضعیت با به صفر رسیدن جریان سلف L_{lk} پایان می‌یابد. مدار معادل وضعیت دوم در شکل (۵) آمده است.

وضعیت سوم ($t_2 - t_3$):

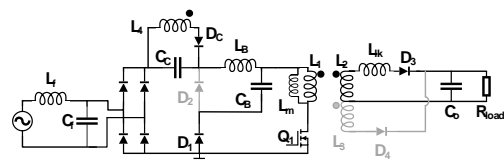
در این وضعیت، سلف‌های L_B و L_m به ترتیب در خازن‌های C_B و C_O تخلیه می‌شوند و ولتاژ این دو خازن باعث کاهش جریان آنها می‌شود. این وضعیت تا صفر شدن جریان سلف L_m ادامه می‌یابد. مدار معادل وضعیت سوم در شکل (۶) آمده است.

وضعیت چهارم ($t_3 - t_4$):

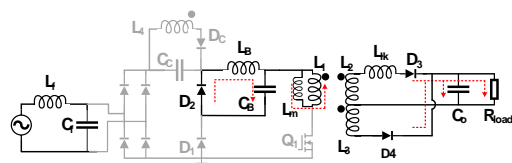
در این وضعیت، تنها سلف L_B جریان دارد که با توجه به قرار گرفتن ولتاژ خازن C_B به صورت معکوس در دو سر آن، مشابه دو وضعیت قبل، به روند کاهش جریان خود ادامه می‌دهد. در پایان این وضعیت، جریان سلف L_B به صفر می‌رسد. مدار معادل وضعیت چهارم در شکل (۷) آمده است.

وضعیت پنجم ($t_4 - t_5$):

در این وضعیت، المان‌ها خاموش‌اند و خازن خروجی همچنان تأمین بار را به عهده دارد. برای اینکه مبدل بتواند بیشترین توان ممکن را پردازش کند، سعی شده است این زمان در کمترین حالت ممکن باشد. این وضعیت تا روشن شدن مجدد کلید ادامه می‌یابد. مدار معادل وضعیت پنجم در شکل (۸) آمده است.



شکل (۹): مدار معادل مبدل پیشنهادی در وضعیت اول



مبدل اصلاح ضریب توان باک و فوروارد - فلائی بک با اعوجاج هارمونیک پایین

$$Avg(I_{Lk}) = I_{out} = \frac{P_{out}}{V_{out}} = \frac{50}{48} \approx 1 \quad (4)$$

با ترکیب دو رابطه (3) و (4) و جایگذاری مقادیر، داریم:

$$L_{Lk} \approx 1\mu H, K \approx \frac{L_m}{L_{Lk} + L_m} = 0.992$$

مقادیر به دست آمده برای سلف نشتی و سلف مبدل باک باید در شرط زیر صدق کنند؛ در غیر این صورت، باید یک دیود به ساختار اضافه شود. به صورتی که کاتد آن به درین کلید مبدل و آند آن به کاتد D_1 متصل باشد؛ زیرا با صرف نظر از جریان سلف L_m ، اگر جریان سلف L_B بیشتر از L_{Lk} باشد، به یک مسیر اضافی برای عبور جریان نیاز دارد.

$$\frac{\bar{V}_{in}}{L_B} < \frac{V_{CB} - V_{out}}{L_{LK}} \Rightarrow 6.4\mu < 17\mu \quad (5)$$

که شرط بالا با توجه به مقادیر به دست آمده برآورده می شود و به دیود نیازی نیست. مشابه I_O ، مقاومت بار نیز با داشتن ولتاژ و توان خروجی به دست می آید.

$$R_{out} = \frac{V_{out}^2}{P_{out}} = \frac{48^2}{100} \approx 46\Omega \quad (6)$$

برای طراحی خازن C_B طبق مرجع [9]، داریم:

$$C_B = \frac{P_{out}}{\omega V_{C \min} \Delta V} \approx 400\mu F \quad (7)$$

برای طراحی خازن خروجی نیز باید به این نکته توجه کرد که ضریب وظیفه 10٪ است؛ بنابراین، در 90٪ زمان تناوب، خازن خروجی به تنهایی بار را تأمین می کند و نباید در این مدت، افت ولتاژ محسوسی داشته باشد. بنابراین، با انتخاب محدوده تغییرات ولتاژ مجاز برای آن، اندازه خازن تعیین می شود. در اینجا حداکثر تغییرات 1٪ در نظر گرفته شده است.

$$C = \frac{q}{\Delta V} \approx \frac{1 \times 0.9T}{0.01 \times 48} \approx 20\mu F \quad (8)$$

خازن را باید مقداری مساوی یا بزرگتر از مقدار بالا انتخاب کرد. سلف و خازن ورودی باید به گونه ای باشد که فرکانس کلیدزنی را فیلتر و فرکانس برق شهر را عبور دهد؛ بنابراین، باید در رابطه (9) صدق کند.

$$\bar{I}_B = \frac{\bar{V}_{in} DT}{L_B} \Rightarrow Avg(I_{LB}) = \frac{\bar{V}_{in} D^2 T}{2L_B} \quad (1)$$

در طول یک دوره تناوب کلیدزنی، در ابتدا جریان سلف L_B به صورت افزایشی و سپس به صورت کاهش می آید تا صفر شود؛ فقط در زمانی که جریان با شیب افزایشی است، جریان از منبع ورودی جذب می شود. بنابراین، جریانی که از منبع ورودی کشیده می شود، متوسط قسمت افزایشی جریان سلف L_B است؛ در نتیجه، می توان با داشتن مقدار ماکزیمم I_{in} را محاسبه کرد. رابطه دیگری که برای جریان I_{in} برقرار است، به دست آوردن آن با استفاده از توان خروجی و ولتاژ ورودی است. به این صورت که ماکزیمم توان ورودی دو برابر توان خروجی است و این توان به ازای ولتاژ ورودی ماکزیمم و جریان ورودی ماکزیمم به دست می آید.

$$Avg(I_{LB}) = \bar{I}_{in} = \frac{2P_o}{V_{in}} = \frac{100}{310} = 0.32 \quad (2)$$

با ترکیب دو رابطه (1) و (2) و جایگذاری مقادیر، داریم:

$$L_B \square 48\mu H$$

برای به دست آوردن رابطه سلف نشتی (L_{Lk})، از این نکته استفاده می شود که با صرف نظر از توان ارسالی با سلف L_3 ترانسفورمر (می توان از متوسط جریان آن در مقابل متوسط جریان سلف L_{Lk} صرف نظر کرد)، توان خروجی با سلف L_{Lk} ارسال می شود. بنابراین، متوسط جریان سلف نشتی برابر با جریان خروجی است؛ زیرا در حالت پایدار، تعادل شارژ برای خازن C_O برقرار است و در یک دوره تناوب جمع جبری جریان وارد شده به آن و خارج شده از آن برابر صفر است. متوسط جریان L_{Lk} با توجه به مقدار ماکزیمم آن و مقدار ولتاژ قرار گرفته در دو سر آن به دست می آید. به دلیل یک به یک بودن ترانسفورمر مبدل، ولتاژ خازن V_{CB} روی سلف L_2 ترانسفورمر القا می شود و اختلاف آن با ولتاژ خروجی دو سر سلف L_{Lk} قرار می گیرد.

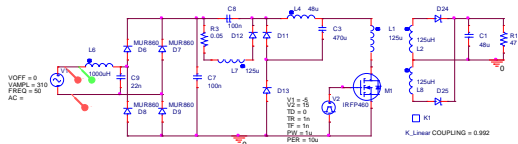
$$Avg(I_{Lk}) = \frac{(V_{CB} - V_{out})D^2 T}{2L_{LK}} \quad (3)$$

جریان خروجی I_O نیز با توجه به مقادیر توان و ولتاژ خروجی به دست می آید.

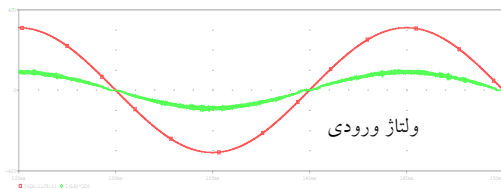
شکل موج ولتاژ و جریان ورودی، نمایی از ساختار عملی و شکل موج ولتاژ و جریان سوئیچ آمده‌اند. همان‌طور که مشاهده می‌شود، مشکل اعوجاج گذر از صفر تا حد زیادی بهبود یافته است.

جدول (۱): مقادیر نهایی المان‌ها

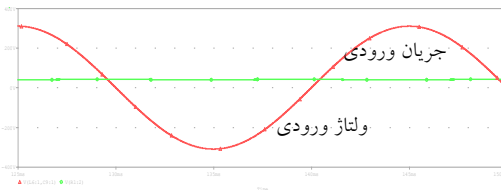
اندازه المان	نام المان
1 mH	L1
125 μH	L2
48 μH	L3
125 μH	L4
125 μH	L5
22 nF	C1
100 nF	C2
470 μF	C3
10 μF	C4
47 Ω	Rload



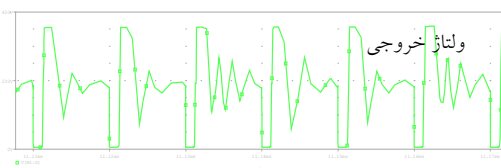
شکل (۹): ساختار مدار شبیه‌سازی شده در نرم‌افزار ORCAD



شکل (۱۰): نتایج شبیه‌سازی شکل موج جریان و ولتاژ ورودی مدار



شکل (۱۱): نتایج شبیه‌سازی از شکل موج ولتاژهای ورودی و خروجی مدار



شکل (۱۲): نتایج شبیه‌سازی از شکل موج ولتاژ کلید مدار

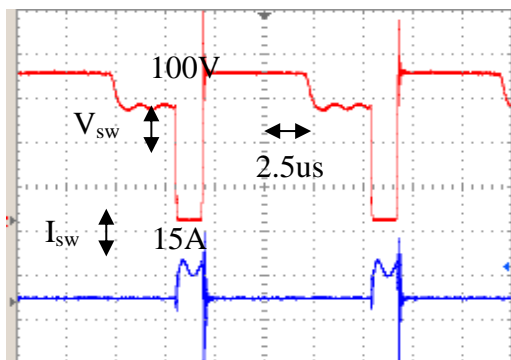
$$50\text{Hz} < \frac{1}{2\pi\sqrt{L_f C_f}} < 100\text{KHz} \quad (9)$$

با انتخاب مقادیر $L_f=1\text{mH}$ و $C_f=22\text{nF}$ ، مشاهده می‌شود این نامساوی برآورده می‌شود. با توجه به مقادیر به‌دست‌آمده و بررسی نتایج شبیه‌سازی به‌ازای تغییر اندک مقادیر مختلف تا رسیدن به مقادیر استاندارد، مقادیر المان‌ها انتخاب می‌شوند که در جدول (۱) آمده‌اند. با توجه به اینکه تقریباً تمام توان ارسالی به خروجی با سیم‌پیچ فرورودی ترانسفورمر (سیم‌پیچ L_2) انتقال می‌یابد، باوجود استفاده از چهار سیم‌پیچ، می‌توان از سیم‌های نازک‌تری برای سیم‌پیچ L_3 و L_4 استفاده کرد؛ زیرا قسمت فلای یک ترانسفورمر صرفاً برای تخلیه انرژی سلف مغناطیس‌کنندگی است. بنابراین، به لحاظ حجم ترانسفورمر، در مقایسه با ترانسفورمر یک مبدل فرورود افزایش محسوسی ایجاد نشده است. همان‌طور که در قسمت مقدمه اشاره شد، برای ذخیره انرژی بیشتر در ترانسفورمر فلای یک، به ایجاد فاصله هوایی بین هسته ترانسفورمر نیاز است و به‌دلیل ذخیره انرژی در هسته، افزایش حجم و سلف نشستی را سبب می‌شود که در ترانسفورمر این مدار، با توجه به انتقال توان به‌صورت فرورود، این دو مشکل به حداقل مقدار خود رسیده‌اند. همچنین، سیم‌پیچ مربوط به L_4 خازن C_c را شارژ می‌کند و چون ولتاژ این خازن با ولتاژ خازن ذخیره‌ساز انرژی، برابر و به مراتب کوچک‌تر از مؤثر ولتاژ ورودی است، این سیم‌پیچ نیز توان ناچیزی را پردازش می‌کند. پس ترانسفورمر دقیقاً مانند مبدل فرورود طراحی شده است و سلف‌های سه و چهار، دو سیم‌پیچ با حجم بسیار کم روی هسته‌اند.

در شکل (۹) و (۱۰) به ترتیب ساختار مدار و شکل موج جریان و ولتاژ ورودی شبیه‌سازی شده آمده‌اند. گفتنی است به‌دلیل اینکه دامنه جریان نسبت به ولتاژ بسیار کوچک‌تر است، دامنه جریان با بزرگنمایی ۲۰۰ برابری و رنگ سبز نشان داده شده است. همان‌طور که مشاهده می‌شود، مدار جبران‌ساز پیشنهادی تا حد زیادی مشکل اعوجاج را بهبود بخشیده است. علاوه بر آن، شکل موج ولتاژ خروجی و ولتاژ کلید مدار نیز به‌ترتیب در شکل‌های (۱۱) و (۱۲) آمده‌اند. مدار پیشنهادی به‌صورت عملی نیز ارزیابی شد که در شکل‌های (۱۳)، (۱۴) و (۱۵) به‌ترتیب



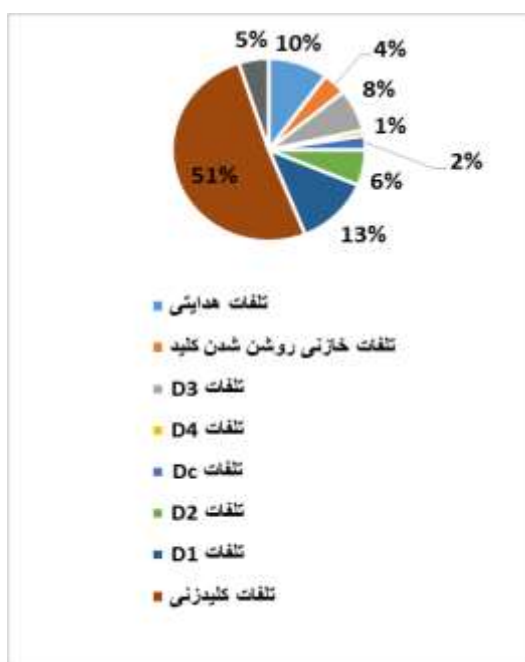
شکل (۱۴): نمایی از مبدل پیشنهادی



شکل (۱۵): نتایج آزمایشگاهی از شکل موج جریان و ولتاژ کلید مبدل پیشنهادی

جدول (۲): مقایسه پارامتر THD

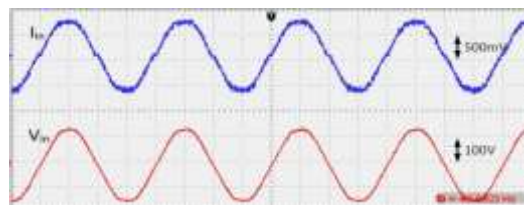
مقدار THD	ساختار
50 %	مبدل [5]
11 %	مبدل [8]
2 %	مبدل پیشنهادی



۴- مقایسه و بررسی مبدل پیشنهادی

به منظور بررسی دقیق تر مبدل پیشنهادی، ابتدا تحلیل تلفاتی برای این مبدل صورت گرفته که نمودار آن در شکل (۱۶) آمده است. همان طور که مشاهده می شود قسمت عمده تلفات، به دلیل تلفات کلیدزنی است که می توان به بهای افزایش تعداد المان و پیچیدگی مدار، این تلفات را کاهش و راندمان را افزایش داد. در ادامه، مقادیر پارامتر THD برای مبدل پیشنهادی و مبدل های [۸] و [۵] در جدول (۲) آمده است. همان طور که در قسمت شکل موج های شبیه سازی و عملی نیز مشاهده شد، مبدل پیشنهادی، هدف اصلی طراحی این مبدل، یعنی حذف اعوجاج گذر از صفر موجود در مبدل باک را به خوبی برآورده کرده است. به منظور اطمینان بیشتر از برآورده شدن استانداردهای موجود در این زمینه، میزان هارمونیک جریان ورودی با استاندارد IEC61000-3-2-ClassD مقایسه شد و نتیجه در شکل (۱۷) آورده شد که البته این شکل نیز نشان دهنده برآورده شدن کامل این استاندارد است. به طور کلی مزایای مبدل در موارد زیر خلاصه می شود:

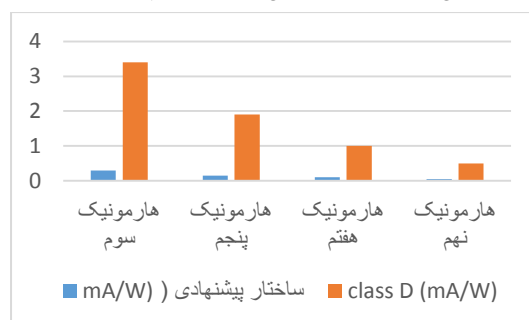
- حذف اعوجاج گذر از صفر و پیاده سازی آن با سلف کوپل شده با ترانسفورمر مبدل به منظور صرفه جویی در حجم مدار
- استرس ولتاژ پایین خازن ذخیره ساز انرژی
- انتقال مستقیم قسمتی از توان ورودی به خروجی
- نیانداشتن به پالس گیت سورس شناور
- داشتن ولتاژ خروجی مجزا از ولتاژ ورودی



شکل (۱۳): نتایج آزمایشگاهی از شکل موج جریان و ولتاژ ورودی مبدل پیشنهادی

- [2] J. M. Alonso, J. Vina, D. G. Vaquero, G. Martinez and R. Osorio, "Analysis and Design of the Integrated Double Buck-Boost Converter as a High-Power-Factor Driver for Power-LED Lamps," in *IEEE Transactions on Industrial Electronics*, vol. 59, no. 4, pp. 1689-1697, April 2012.
- [3] Y. Chen, Z. Zhong and Y. Kang, "Design and Implementation of a Transformerless Single-Stage Single-Switch Double-Buck Converter With Low DC-link Voltage, High Step-Down, and Constant Input Power Factor Features," in *IEEE Transactions on Power Electronics*, vol. 29, no. 12, pp. 6660-6671, Dec. 2014.
- [4] W. Y. Choi, J. M. Kwon, J. J. Lee, H. Y. Jang and B. H. Kwon, "Single-Stage Soft-Switching Converter With Boost Type of Active Clamp for Wide Input Voltage Ranges," in *IEEE Transactions on Power Electronics*, vol. 24, no. 3, pp. 730-741, March 2009.
- [5] J. M. Alonso, M. A. Dalla Costa and C. Ordiz, "Integrated Buck-Flyback Converter as a High-Power-Factor Off-Line Power Supply," in *IEEE Transactions on Industrial Electronics*, vol. 55, no. 3, pp. 1090-1100, March 2008.
- [6] Y. Hu, L. Huber and M. M. Jovanovic, "Single-Stage Flyback Power-Factor-Correction Front-End for HB LED Application," *2009 IEEE Industry Applications Society Annual Meeting*, Houston, TX, 2009, pp. 1-8.
- [7] S. W. Lee and H. L. Do, "A Single-Switch AC-DC LED Driver Based on a Boost-Flyback PFC Converter With Lossless Snubber," in *IEEE Transactions on Power Electronics*, vol. 32, no. 2, pp. 1375-1384, Feb. 2017.
- [8] B. Poorali and E. Adib, "Analysis of the Integrated SEPIC-Flyback Converter as a Single-Stage Single-Switch Power-Factor-Correction LED Driver," in *IEEE Transactions on Industrial Electronics*, vol. 63, no. 6, pp. 3562-3570, June 2016.
- [9] M. H. Rashid, "*POWER ELECTRONICS HANDBOOK*", ELSEVIER, 2011

شکل (۱۶): نمودار تحلیل تلفات مبدل پیشنهادی



شکل (۱۷): بررسی و مقایسه جریان ورودی

با استاندارد کلاس D

۵- نتیجه گیری

در این مقاله ابتدا دلیل اهمیت بحث انجام اصلاح ضریب توان بیان شد. سپس چگونگی عملی کردن این موضوع با مبدل‌های ولتاژ مستقیم مطرح شد. در ادامه، چندین مدار ارائه شده در این زمینه با یکدیگر مقایسه شدند و مزایا و معایب هر یک بیان شد. در قسمت بعد یک مبدل تک مرحله متشکل از ادغام دو مبدل باک و فوروارد پیشنهاد شد. در مدار پیشنهادی سعی بر این بود که علاوه بر استفاده از مزایای مبدل باک، به عنوان مبدل اصلاح ضریب توان، مهم ترین مشکل این مبدل را بهبود دهد که اعوجاج گذر از صفر است. این عمل با یک مدار جبران ساز صورت گرفت که فقط شامل یک خازن، یک دیود و یک سلف کوپل شده با ترانسفورمر مبدل است و از نظر حجمی تأثیر زیادی در افزایش حجم مدار کلی ندارد. مزایای این ساختار نسبت به ساختارهای مشابه در پژوهش‌های قبلی بیان شد. در آخر نیز روابط طراحی برای مدار پیشنهادی بیان شد و شبیه سازی مدار پیشنهادی با نرم افزار، ارائه و بهبود مشکل اعوجاج اثبات شد. همچنین، نتایج عملی ارائه شد که نتایج شبیه سازی را تأیید می کند.

منابع

- [1] H. L. Cheng and C. W. Lin, "Design and Implementation of a High-Power-Factor LED Driver With Zero-Voltage Switching-On Characteristics," in *IEEE Transactions on Power Electronics*, vol. 29, no. 9, pp. 4949-4958, Sept. 2014.

¹ ripple

² Isolation

³ Bulk capacitor